

EP 04 109455



REC'D 21 OCT 2004

WIPO

PCT

**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

**PRIORITY
DOCUMENT**

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

Aktenzeichen: 103 45 131.5
Anmeldetag: 26. September 2003
Anmelder/Inhaber: austriamicrosystems AG,
Unterpremstätten/AT
Bezeichnung: RC-Oszillatorschaltung
IPC: H 03 K 3/0231

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 30. September 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Dzierżan

Beschreibung

RC-Oszillatorschaltung

- 5 Die vorliegende Erfindung betrifft eine RC-Oszillator-schaltung.

Bei RC-Oszillatoren wird die Ausgangsfrequenz durch RC-Netzwerke bestimmt, also durch Widerstände und Kapazitäten.

10

Ein RC-Oszillator kann beispielsweise dadurch realisiert sein, daß eine Kapazität mit einem Konstantstrom aufgeladen wird und die sich über der Kapazität einstellende Spannung mit einem Schwellwert oder Referenzwert verglichen wird. Sobald die Spannung über dem Kondensator die vorbestimmte Schwelle überschreitet, wird der Kondensator zügig entladen. Anschließend erfolgt ein erneutes Aufladen des Kondensators. Demnach bestimmt hauptsächlich die Aufladezeitkonstante des Kondensators die Taktrate oder Frequenz des Ausgangssignals der Anordnung. Falls erforderlich, kann die entstehende Sägezahnspannung in ein Rechtecksignal konvertiert werden.

20

25

Bei dem beschriebenen Prinzip eines RC-Oszillators tritt jedoch das Problem auf, daß der Komparator, der die Kondensatorspannung mit der Referenzspannung vergleicht, starken Temperaturschwankungen unterliegt. Hierdurch ergibt sich eine unerwünschte Abhängigkeit der Ausgangsfrequenz des Oszillators von der Umgebungstemperatur.

30

Ein weiterer Nachteil liegt in der üblicherweise starken Abhängigkeit des beschriebenen Oszillatorprinzips von der Versorgungsspannung. Demnach führen Schwankungen der Versorgungsspannung ebenfalls zu signifikanten, unerwünschten Schwankungen der Ausgangsfrequenz des Oszillators.

35

Es ist Aufgabe der vorliegenden Erfindung, eine RC-Oszillatorschaltung zu schaffen, bei der die Abhängigkeit der Aus-

gangsfrequenz von der Temperatur und/oder der Versorgungsspannung reduziert ist.

Erfindungsgemäß wird die Aufgabe gelöst durch eine RC-

5 Oszillatorschaltung, umfassend

- einen Stromgenerator zur Erzeugung eines Ladestroms,
- einen Integrator mit einem Eingang, der mit dem Stromgenerator gekoppelt ist und mit einem Ausgang,
- einen Vergleicher mit einem ersten Eingang, der mit dem
- 10 Ausgang des Integrators verbunden ist und mit einem zweiten Eingang zum Zuführen einer Referenzschwelle,
- einen Taktgenerator, der mit einem Ausgang des Vergleichers verbunden ist, und
- einen Referenzgenerator, ausgelegt zur Erzeugung der Referenzschwelle in Abhängigkeit von einer Versorgungsspannung
- 15 der RC-Oszillatorschaltung.

Gemäß dem vorgeschlagenen Prinzip ist der Vergleicher oder Komparator an einem Eingang mit einem Integrator gekoppelt, der einen Ladestrom integriert, und an einem weiteren Eingang mit einem Referenzgenerator gekoppelt. Der Referenzgenerator stellt dabei die Referenzschwelle in Abhängigkeit von der Versorgungsspannung der gesamten RC-Oszillatorschaltung bereit.

25

Durch die Nachführung der Referenzschwelle bezogen auf die Versorgungsspannung wird eine kompensierte Referenzschwelle bereitgestellt, so daß die Frequenz, die der Taktgenerator des Oszillators abgibt, weitgehend unabhängig ist von Schwankungen der Versorgungsspannung.

30

Bevorzugt umfaßt der Integrator zumindest eine Kapazität, die mit dem vom Stromgenerator bereitgestellten Ladestrom aufgeladen wird.

35

Weiterhin ist bevorzugt eine Entladevorrichtung vorgesehen, die die Kapazität wieder entlädt, sobald die Spannung über

der Kapazität die Referenzschwelle übersteigt. Hierfür kann die Entladevorrichtung bevorzugt vom Vergleicher und/oder Taktgenerator gesteuert sein.

5 Alternativ kann der Integrator zwei Kapazitäten umfassen, welche abwechselnd aufgeladen und entladen werden. In diesem Fall ist bevorzugt für jede Kapazität je eine Entladevorrichtung vorgesehen. Die Ladeströme für beide Kapazitäten können von einem gemeinsamen Stromgenerator, beispielsweise über je
10 einen Stromspiegel, zu den Kapazitäten zugeführt werden.

Auch der oder die Entladeströme können über noch weitere Stromspiegel mit Vorteil von dem Stromgenerator bereitgestellt werden. Dabei ist darauf zu achten, daß die Zeitkonstanten für die Entladung deutlich kleiner sind als die für
15 das Aufladen der Kondensatoren, so daß mit Vorteil eine schnelle Entladung der Kapazitäten durchgeführt werden kann.

Um eine noch weitere Verbesserung der Kompensation der Referenzschwelle im Referenzgenerator zu erzielen, ist weiter bevorzugt der Referenzgenerator so mit dem Integrator gekoppelt, daß die Referenzschwelle in Abhängigkeit von der tatsächlichen Spannung über der zumindest einen Kapazität erzeugt wird. Die tatsächliche Spannung über der zumindest einen Kapazität wird hierfür bevorzugt zunächst integriert.
20
25

Demnach wird die Referenzschwelle in Abhängigkeit von sowohl der Versorgungsspannung des Oszillators als auch von der Spannung über der zumindest einen Kapazität erzeugt.

30

Die Abhängigkeit der Referenzschwelle von der Versorgungsspannung kann mit Vorteil bevorzugt dadurch erzielt werden, daß die Versorgungsspannung mit einem programmierbaren Spannungsteiler zunächst auf einen einstellbaren Wert heruntergeteilt wird und das so gewonnene Signal im Referenzgenerator
35 zur Erzeugung der Referenzschwelle weiterverarbeitet wird.

Gemäß der vorgeschlagenen Weiterbildung bezüglich der Erzeugung der Referenzschwelle in Abhängigkeit von der Spannung über der Kapazität des Integrators können auch Auswirkungen von Umgebungstemperatur und/oder Versorgungsspannungsschwankungen auf die Ladezeitkonstante der Kapazität im Integrator berücksichtigt und problemlos kompensiert werden. Hierdurch ist mit Vorteil ein Vergleicher oder Komparator einsetzbar, der lediglich geringe Anforderungen an Schnelligkeit und Genauigkeit zu erfüllen braucht.

Der Referenzgenerator ist bevorzugt so in die RC-Oszillatorschaltung eingeschaltet, daß ein Regelkreis geschaffen ist, der die Referenzschwelle in Abhängigkeit von den tatsächlichen Schaltungsgegebenheiten des RC-Oszillators regelt und dadurch Schwankungen der Versorgungsspannung und/oder Variationen der Ladezeitkonstante im Integrator weggeregelt, das heißt kompensiert werden können.

Der Referenzgenerator umfaßt bevorzugt einen integrierenden Verstärker. Der integrierende Verstärker hat bevorzugt einen Eingang, der mit dem Integrator gekoppelt ist, und einen Ausgang zum Abgeben der Referenzschwelle in Abhängigkeit von der integrierten Spannung über der zumindest einen Kapazität. Hierdurch ist eine noch präzisere Kompensation von Temperaturschwankungen und Versorgungsspannungsschwankungen sowie Fertigungsschwankungen der RC-Oszillatorschaltung gegeben.

Der Referenzgenerator umfaßt weiter bevorzugt einen Differenzverstärker, der die Referenzschwelle an seinem Ausgang in Abhängigkeit von der Differenz einer von der Versorgungsspannung abgeleiteten Spannung und der integrierten Spannung über der zumindest einen Kapazität bereitstellt.

Der Stromgenerator weist bevorzugt einen Spannungsteiler auf. Der Spannungsteiler ist bevorzugt eingangsseitig mit Versorgungspotential verbunden und ausgangssseitig an einen Span-

nungs-/Strom-Umsetzer angeschlossen. Der Spannungs-/Strom-Umsetzer stellt den Ladestrom bereit.

5 Mit Vorteil kann der Spannungs-/Strom-Umsetzer einen Widerstand umfassen.

Weitere Einzelheiten und vorteilhafte Ausgestaltungen des vorgeschlagenen Prinzips sind Gegenstand der Unteransprüche.

10 Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen an mehreren Zeichnungen näher erläutert.

Es zeigen:

15 Figur 1 ein Blockschaltbild eines Ausführungsbeispiels einer RC-Oszillatorschaltung gemäß vorgeschlagenem Prinzip,

20 Figur 2 einen beispielhaften Schaltplan eines Stromgenerators,

Figur 3 einen Schaltplan des Integrators von Figur 1 an einem Beispiel,

25 Figur 4 ein Ausführungsbeispiel einer Schaltung des Referenzgenerators von Figur 1,

30 Figur 5 einen vereinfachten Schaltplan des Referenzgenerators von Figur 4 zur Erläuterung dessen Funktionsweise,

Figur 6 einen weiteren Schaltplan zur Erläuterung der Funktionsweise des Referenzgenerators von Figur 4,

35 Figur 7 ein Schaubild einer Ladekurve eines Kondensators im Integrator an einem Beispiel,

Figur 8 ein Ausführungsbeispiel eines Schieberegisters zur Anwendung im Taktgenerator von Figur 1,

Figur 9 beispielhafte Ausgangssignale des Taktgenerators von Figur 1,

Figur 10 ein D-Flip-Flop anhand eines Schaltplans zur Anwendung im Taktgenerator von Figur 1 und

Figur 11 die Zeitverläufe ausgewählter Signale zur Erläuterung der Funktionsweise des vorgeschlagenen Prinzips anhand des Ausführungsbeispiels von Figur 1.

Figur 1 zeigt eine RC-Oszillatorschaltung anhand eines Ausführungsbeispiels gemäß dem vorgeschlagenen Prinzip. Es ist ein Integrator 1 vorgesehen mit einem ersten Eingang 2 zum Zuführen eines Aufladestroms I_{POSC1} und einem Eingang 3 zum Zuführen eines Entladestroms I_{POSC2}. Lade- und Entladestrom werden von einem Stromgenerator bereitgestellt, der in Figur 1 nicht eingezeichnet ist. Der Integrator 1 umfaßt zwei Kondensatoren, welche abwechselnd auf- und entladen werden. Der Integrator 1 hat drei Ausgänge 4, 5, 6. Am Ausgang 4 wird eine Kondensatorspannung in Form eines Abtastsignals bereitgestellt, während an den Ausgängen 5 und 6 die jeweils aktuelle Spannung auf den beiden Kapazitäten anliegt. Der Ausgang 4 ist mit einem ersten Eingang eines Vergleichers 7 verbunden. Ein zweiter Eingang des Vergleichers 7, der vorliegend als Komparator ausgebildet ist, ist mit einem Ausgang eines Referenzgenerators 8 verbunden. Der Referenzgenerator 8 stellt eine Referenzschwelle V_{TH} bereit. Ein Ausgang des Komparators 7 ist mit einem Eingang eines Taktgenerators 9 verbunden, der an vorliegend drei Ausgängen 10, 11, 12 Taktsignale abgibt in Abhängigkeit vom Vergleich der Kondensatorspannung V_{CAP} mit der Referenzschwelle V_{TH} im Vergleich 7. Die Taktsignale an den Ausgängen 10, 11, 12 sind mit Bezugszeichen OSC1, OSC2, OSC3 versehen.

Über einen Steuerbus 13 ist der Taktgenerator 9 mit jeweiligen Steuereingängen des Integrators 1 und des Referenzgenerators 8 verbunden. Der Integrator 1 ist mit seinen Ausgängen 5, 6, an denen die jeweiligen Kondensatorspannungen CAP1, CAP2 anliegen, mit Eingängen des Referenzgenerators 8 verbunden. Ein programmierbarer Spannungsteiler 14 stellt Ausgangsspannungen VTH1, VTH2 in Abhängigkeit von einer Versorgungsspannung der gesamten RC-Oszillatorschaltung und in Abhängigkeit eines Programmierwortes an einem Eingang 15 des Spannungsteilers 14 bereit.

Der Frequenzteiler 14 hat einen 32-stufigen Spannungsteiler, an dem ausgangsseitig die zweite Hilfsspannung VTH2 bereitgestellt wird. Der Spannungsteiler ist mit 5 Bit programmierbar, wodurch die Ausgangsfrequenz des Oszillators festgelegt wird. Durch Programmierung der 5 Bit wird sowohl die Spannung, mit der die Kondensatoren aufgeladen werden, als auch die Taktperiode am Ausgang beeinflusst. Die Hilfsspannungen VTH1, VTH2 werden beide von der Versorgungsspannung der Schaltungsanordnung abgeleitet.

Gesteuert vom Taktgenerator 9 werden im Integrator 1 zwei Kondensatoren abwechselnd auf- und entladen. Die abgetastete Kondensatorspannung VCAP, die rampenförmig ist, wird im Komparator 7 mit einer Referenzschwelle VTH verglichen. Die Referenzschwelle VTH ist unter anderem von den Hilfsspannungen VTH1, VTH2 abhängig. Bei jedem Schnitt der Kondensatorspannung VCAP mit der Referenzschwelle VTH werden vom Komparator Impulse abgegeben. Aus diesen Impulsen bestimmt sich im Taktgenerator 9 die Frequenz von Ausgangssignalen OSC1, OSC2, OSC3 des Oszillators.

Die Referenzschwelle VTH ist abhängig von den Kondensatorspannungen CAP1, CAP2 im Integrator 1, welche im Referenzgenerator 8 integriert werden. Außerdem ist die Referenzschwelle VTH abhängig von der Versorgungsspannung der Schaltung,

die im Spannungsteiler 14 mit programmierbarem Teilverhältnis heruntergeteilt wird.

Der Steuerbus 13 steuert den Integrator 1 und den Referenzgenerator 8 mittels eines Power-On-Reset, POR-Signals, eines ersten Umschaltsignals PRE1 und eines zweiten Umschaltsignals PRE2 an. Mit weiteren Umschaltsignalen CHG1, CHG2 wird der Integrator 1 angesteuert. Mit zusätzlichen Umschaltsignalen CAL1, CAL2 wird der Referenzgenerator 8 angesteuert.

Aufgrund der kompensierten Erzeugung der Referenzschwelle ist es mit dem vorgeschlagenen Prinzip möglich, sowohl Temperaturschwankungen, als auch Schwankungen der Versorgungsspannung zu kompensieren im Hinblick auf die Ausgangsfrequenz des Oszillators. Die Frequenz der Ausgangssignale OSC2, OSC2, OSC3 des Oszillators ist deshalb mit Vorteil weitgehend unabhängig von der Umgebungstemperatur und von der Versorgungsspannung der Schaltung.

Die definierte Taktperiode wird dadurch erhalten, daß Kondensatoren mit einem Konstantstrom aufgeladen werden und das Spannungs-Rampensignal mit der Referenzschwelle verglichen wird. Die Auf- und Entladeströme werden dabei temperaturunabhängig bereitgestellt.

Die Funktionsweise der einzelnen Schaltungsblöcke und deren vorteilhaftes Zusammenwirken wird beispielhaft anhand der nachfolgenden Figuren noch ausführlicher erläutert.

Figur 2 zeigt ein Ausführungsbeispiel eines Stromgenerators, der mit dem Integrator 1 an dessen Eingängen 2, 3 gekoppelt ist und der ausgelegt ist zur Erzeugung eines Ladestroms IPOSC1 und zur Erzeugung eines Entladestroms IPOSC2. Der Stromgenerator von Figur 2 umfaßt einen Spannungsteiler 16, 17, der eine Serienschaltung mit zwei Widerständen umfaßt, die zwischen Versorgungspotential 18 und Bezugspotential 20 geschaltet sind. Ein Abgriffsknoten zwischen den Widerständen

16, 17 ist mit dem invertierenden Eingang eines Operationsverstärkers 19 verbunden. Der Operationsverstärker 19 steuert mit seinem Ausgang den Gate-Anschluß eines Feldeffekttransistors 21 an. Der Drain-Anschluß des Transistors 21 ist über einen externen Widerstand 22 mit Bezugspotential 20 sowie mit dem nicht-invertierenden Eingang des Operationsverstärkers 19 verbunden. Der Source-Anschluß des Transistors 21 ist mit einer Vielzahl von Stromspiegelschaltungen 23, 24, 25, 26, 27, 28, 29 verbunden, welche eine praktisch beliebige Anzahl von Referenzströmen bereitstellen. Die an den Stromspiegeln 23 bis 29 abgreifbaren Ausgangsströme sind temperaturunabhängig.

Ein Teil der Versorgungsspannung VDD am zugehörigen Anschluß 18 wird dem negativen Eingang des Transkonduktanzverstärkers 19 zugeführt. Die gleiche Spannung liegt am nicht-invertierenden Eingang des Transkonduktanzverstärkers 19 an und fällt über den externen Widerstand 22 ab. Um sogenannte On-Chip-Widerstände seriell zum externen Widerstand 22 zu minimieren, ist die Verbindung zwischen dem Widerstandsanschluß und dem Plus-Anschluß des Verstärkers 19 extern ausgeführt. Der Ausgang des Verstärkers 19 steuert den Gate-Anschluß eines p-Kanal-MOS-Feldeffekttransistors. Ein vernachlässigbarer Strom wird vom positiven Eingangsanschluß des Verstärkers absorbiert, so daß sich der Strom, der durch die gesteuerte Strecke des Transistors 21 und damit auch durch den externen Widerstand 22 fließt, gemäß der Formel ergibt:

$$I_{EXT} = V_{DD} \frac{R_A}{R_A + R_B} \frac{1}{R_{EXT}},$$

wobei R_A , R_B die Widerstandswerte des Spannungsteilers 16, 17 bezeichnen, V_{DD} die Spannung am Versorgungspotentialanschluß 18 bezeichnet und R_{EXT} den Wert des externen Widerstands 22 bezeichnet.

Bezieht man die Spiegelverhältnisse der Stromspiegel mit ein, so ergibt sich der allgemeine, vom Stromgenerator erzeugte, temperaturunabhängige Strom zu:

$$I = V_{DD} \frac{R_A}{R_A + R_B} \frac{1}{R_{EXT}} \cdot k$$

Mit diesem konstanten Strom wird eine Kapazität aufgeladen.

Figur 3 zeigt ein Ausführungsbeispiel eines Integrators 1. Es sind zwei Kondensatoren C1, C2 vorgesehen, welche über je einen Schalter 30, 31 an einem Anschluß mit dem Eingang 2 des Integrators verbunden sind und mit je einem weiteren Anschluß an Versorgungspotentialanschluß 18 gelegt sind. Der Eingang 3 ist über einen Stromspiegel 32 und je einen weiteren Schalter 33, 34 ebenfalls mit je einem der Kondensatoren C1, C2 verbunden. Je ein Anschluß der Kondensatoren C1, C2 ist mit je einem Ausgang 5, 6 des Integrators verbunden, welche mit dem Referenzgenerator 8 gekoppelt sind. Der Ausgang 4 des Integrators 1, der an den Komparator 7 angeschlossen ist, ist über je einen Schalter 35, 36 mit je einem Kondensator C1, C2 verbunden.

Die beiden Kondensatoren C1 und C2 werden abwechselnd aufgeladen und entladen. Die Schalter 35, 36 sind mit Steuersignalen CHG1', CHG2' so betätigt, daß der Ausgang 4 stets mit demjenigen Kondensator C1, C2 verbunden ist, der gerade aufgeladen wird. Die Umschaltssignale CHG1 und CHG2, welche vom Taktgenerator 9 bereitgestellt werden, wählen die Aufladephase der Kondensatoren C1, C2 aus durch Ansteuerung der Schalter 30, 31. Die Entladesignale PRE1 und PRE2, die die Schalter 33, 34 ansteuern, selektieren die Entladephase des jeweiligen Kondensators.

Die Kondensatoren C1 und C2 sind in diesem Beispiel als jeweilige Gate-Kapazitäten von MOSFET, Metal Oxide Semiconductor Field Effect Transistor-Strukturen realisiert. Dabei kön-

nen per Metalloption im integrierten Schaltkreis mehrere parallel geschaltete Kondensatoren ausgewählt werden, um die Taktfrequenz zu verändern.

- 5 Die Schalter 30, 31, 33, 34, 35, 36 sind als Transmission Gates ausgeführt und umfassen je einen n- und je einen p-Kanal-MOS-Feldeffekttransistor. Die Schalter 30, 31, 33, 34, 35, 36 sind im geschlossenen Schaltzustand, wenn das jeweilige Steuersignal bezogen auf den n-Kanal-Transistorschalter High und
10 bezogen auf den p-Kanal-Transistorschalter Low ist.

- Die Konstantströme IPOSC1 und IPOSC2 an den Eingängen 2, 3 dienen zum Aufladen des durch die jeweiligen Schalter ausgewählten Kondensators bzw. zum Entladen desselben. Der Strom-
15 spiegel 32 hat ein Spiegelverhältnis von 5:1, so daß das Entladen der Kondensatoren C1, C2 sehr schnell im Verhältnis zum Aufladevorgang erfolgt. Die Ladung wird vollständig aus dem jeweiligen Kondensator abgezogen, bevor die nächste Aufladephase beginnt. Die Spannung während der Entladephase ist so
20 lange linear, bis der ausgangsseitige Stromspiegeltransistor die Sättigung verläßt, und wird dann exponentiell.

- Beim Hochfahren der gesamten Oszillatorschaltung mittels des Steuersignals POR wird der Kondensator C2 aufgeladen auf die
25 Differenzspannung der Versorgungsspannung VDD, verringert um die Hilfsspannung VTH2 des Spannungsteilers 14, und der Kondensator C1 wird auf VDD aufgeladen.

- Eine Taktperiode am Ausgang des Taktgenerators 9 zerfällt in
30 vier Taktphasen. Während der ersten Taktphase wird der Kondensator C1 aufgeladen und die Spannung am Kondensator C2 ist konstant. Sobald die Spannung über dem Kondensator C1 die erste Hilfsschwelle VTH1 schneidet, beginnt die zweite Taktphase. Während der zweiten Taktphase wird C1 weiterhin aufgeladen,
35 C2 jedoch bereits entladen. Die dritte Taktphase beginnt, wenn die Spannung über dem Kondensator C1 die zweite Hilfsschwelle VTH2 erreicht. Während der dritten Taktphase

bleibt die Ladung auf dem Kondensator C1 konstant, während C2 aufgeladen wird. Wenn die Spannung über dem Kondensator C2 die Hilfsschwelle VTH1 schneidet, beginnt die vierte und letzte Taktphase.- In der vierten Taktphase wird C2 weiterhin aufgeladen, C1 jedoch entladen. Der Ausgang des Referenzgenerators 8, also die Ausgangsspannung VTH, nimmt periodisch die Hilfsschwelle VTH1, bereitgestellt vom Teiler 14, und einen Spannungswert an, der sich durch Korrektur der Schwelle VTH2 ergibt. Die zweite Hilfsschwelle VTH2 wird in jeder halben Periode nachgeführt gemäß dem Fehler, den der Komparator 7 macht beim Kommutieren der vorhergehenden Halbperiode. Die erste Hilfsschwelle VTH1 ist konstant und wird dazu benutzt, jede Halbperiode in zwei weitere Subperioden aufzuspalten. Der Fehler wird jeweils während der ersten Phase jeder halben Periode geschätzt.

Figur 4 zeigt ein Ausführungsbeispiel des Referenzgenerators 8 von Figur 1. Am Ausgang des Referenzgenerators 8 wird die Referenzschwelle VTH bereitgestellt, welche im Komparator 7 mit dem jeweiligen Kondensator-Spannungssignal in der Aufladephase verglichen wird.

Der Referenzgenerator 8 umfaßt einen Differenzverstärker 37. Der nicht-invertierende Eingang des Differenzverstärkers 37 ist zur Zuführung der Hilfsspannung VTH2 mit dem Ausgang des Spannungsteilers 14 verbunden. Der invertierende Eingang des Differenzverstärkers 37 ist über einen Serienkondensator CA mit einem Eingangsknoten K verbunden und über einen Rückführungskondensator CB mit dem Ausgang des Differenzverstärkers 37. Der Serienkondensator CA kann über zwei parallel geschaltete Serienschalter 38, 39 kurzgeschlossen werden, welche von den Entladesignalen PRE1, PRE2 durch den Taktgenerator 9 angesteuert werden. Der Eingangsknoten K ist über einen Schalter 40 mit dem Ausgang 5 des Integrators 1 und über einen Schalter 41 mit dem Ausgang 6 des Integrators 1 verbunden, die jeweils die Spannung CAP1, CAP2 über den Kondensatoren C1, C2 liefern. Die Schalter 40, 41 werden durch Umschaltssi-

gnale CAL1, CAL2 vom Taktgenerator 9 gesteuert. Der Ausgang des Differenzverstärkers 37 ist über zwei parallel geschaltete Schalter 42, 43 mit dem Ausgang des Referenzgenerators 8 verbunden, die von Entladesignalen PRE1', PRE2' gesteuert werden. Zwei weitere Schalter 44, 45, die ebenfalls parallel geschaltet sind, verbinden den Spannungsteiler 14 über den Anschluß zur Lieferung der Hilfsspannung VTH1 mit dem Ausgang zur Bereitstellung der Schaltschwelle VTH des Referenzgenerators 8.

Die Funktionsweise der Schaltung von Figur 4 soll nachfolgend, ausgehend vom idealen Fall, erläutert werden. Im Idealfall, bei dem ein idealer Komparator verwendet wird, ist der Wert der Referenzschwelle VTH gleich den Hilfsschwellen VTH1 und VTH2. Im realen Fall jedoch schaltet der Komparator dann um, wenn die Rampenspannung den Wert der zweiten Hilfsschwelle VTH2, addiert mit einer Fehlerspannung VERR, erreicht. Es ergibt sich ein Fehler der Taktperiode, der sich berechnet aus dem Produkt des Spannungsfehlers VERR und dem Quotienten aus der Kapazität C und dem Strom I, wobei C die Ladekapazität und I den Ladestrom repräsentiert. In der nächsten Halperiode nimmt VTH zunächst den Wert der ersten Hilfsschwelle VTH1 an. Anschließend ergibt sich die Referenzschwelle VTH gemäß der Formel:

$$VTH = VTH2 - \frac{CA}{CB} \cdot VERR.$$

Dabei bezeichnet jeweils CA die Kapazität des Serienkondensators CA und CB den Kapazitätswert des Rückführungskondensators CB von Figur 4.

Hierdurch ergibt sich ein Fehler der Taktperiode von

$$\left(1 - \frac{CA}{CB}\right) \cdot VERR \cdot \frac{C}{I}.$$

Wenn der Komparatorfehler konstant bleibt, reduziert sich gemäß dem vorgeschlagenen Prinzip der Fehler der Taktperiode auf den durch folgende Formel repräsentierten Wert nach Durchlaufen von einer Anzahl N Schritten:

5

$$\left(1 - \frac{CA}{CB}\right)^N VERR \frac{C}{I}.$$

Figur 5 und Figur 6 zeigen vereinfachte Schaltpläne ausgehend von Figur 4, anhand derer die Funktionsweise der Schaltung von Figur 4 erläutert werden soll. Dabei soll zunächst davon ausgegangen werden, daß in einem ersten Zeitintervall T zwischen den Zeitpunkten T0 und T1, $T_0 < T < T_1$, die Spannung V1 über dem Rückführungs-Kondensator CB gleich 0 sein soll. Es ergeben sich im ersten Zeitintervall die Verhältnisse

15

$$V_0 = 0, \quad CAL = 0,$$

wobei V0 die Spannung über dem Serien-Kondensator CA repräsentiert und CAL das Schaltsignal für den dem Kondensator CA vorgeschalteten Schalter von Figur 6 ist.

20

Es wird ein zweites Zeitintervall $T_1 < T < T_2$ betrachtet. Die Spannung über der Ersatz-Spannungsquelle CAP von Figur 6 beträgt $CAP = V_{TH2} + VERR$. Daraus folgt:

25

$$V_0 = V_{TH2} + VERR - V_{TH2} = VERR.$$

Es ergibt sich:

30

$$Q_0 = CA \times V_0 = CA \times VERR.$$

Dabei gilt: Wenn der Schalter gesteuert durch Signal CAL schließt und der Parallelschalter zur Serienkapazität CA, dessen Schaltsignal mit PRE bezeichnet ist, geöffnet wird, liefert ein Strom, der durch CA fließt, die Ladung Q0. Der

35

15

gleiche Strom fließt auch durch CB, wie in Figur 5 gezeigt, da der Eingang des Verstärkers hochohmig ist. Daraus folgt:

$$Q0 = Q1, \text{ so daß}$$

5

$$V1' = \frac{Q0}{CB} = \frac{CA}{CB} \cdot VERR \text{ und}$$

$$VTH' = VTH2 - \frac{CA}{CB} \cdot VERR$$

0 In einem dritten Zeitintervall $T2 < T < T3$ gilt: Der Schalter gesteuert durch Signal CAL ist geöffnet, der Kondensator CB erhält die Ladung und seine Spannung $V1'$, während $V0$ über CA gleich 0 ist.

15 In einem vierten Intervall $T3 < T < T4$ gilt:

$$\begin{aligned} CAP &= VTH' + VERR \\ &= VTH2 - \frac{CA}{CB} \cdot VERR + VERR \\ &= VTH2 + VERR \left(1 - \frac{CA}{CB} \right) \end{aligned}$$

$$V0 = VERR \left(1 - \frac{CA}{CB} \right)$$

20

$$Q0 = CA \cdot VERR \left(1 - \frac{CA}{CB} \right)$$

$$V1'' = V1' + \frac{Q0}{CB} = \frac{CA}{CB} VERR + \frac{CA}{CB} VERR \cdot \left(1 - \frac{CA}{CB} \right) = VERR \left[2 \frac{CA}{CB} - \left(\frac{CA}{CB} \right)^2 \right]$$

25

$$VTH'' = VTH2 - VERR \cdot \left[2 \frac{CA}{CB} - \left(\frac{CA}{CB} \right)^2 \right]$$

In einem fünften Intervall $T_4 < T < T_5$ gilt das Gleiche wie im Intervall 3, abgesehen davon, daß CB die Spannung V_1'' erhält.

5 In einem sechsten Intervall gilt: $T_5 < T < T_6$

$$CAP = V_{TH}'' + V_{ERR} = V_{TH2} - V_{ERR} \left[-1 + 2 \cdot \frac{CA}{CB} - \left(\frac{CA}{CB} \right)^2 \right] = V_{TH2} + V_{ERR} \left(1 - \frac{CA}{CB} \right)^2$$

$$V_0 = V_{ERR} \left(1 - \frac{CA}{CB} \right)^2$$

$$Q_0 = CA \cdot V_{ERR} \left(1 - \frac{CA}{CB} \right)^2$$

$$V_1''' = V_1'' + \frac{Q_0}{CB} = V_{ERR} \left[2 \frac{CA}{CB} - \left(\frac{CA}{CB} \right)^2 \right] + \frac{CA}{CB} V_{ERR} \left(1 - \frac{CA}{CB} \right)^2$$

$$= V_{ERR} \left[3 \frac{CA}{CB} - 3 \left(\frac{CA}{CB} \right)^2 + \left(\frac{CA}{CB} \right)^3 \right]$$

$$V_{TH}''' = V_{TH2} - V_{ERR} \left[3 \frac{CA}{CB} - 3 \left(\frac{CA}{CB} \right)^2 + \left(\frac{CA}{CB} \right)^3 \right], \text{ usw.}$$

15

20 Figur 7 zeigt anhand eines Schaubildes die Spannung über der Zeit, bei der die Kondensatoren C1, C2 von Figur 3 aufgeladen werden. Dabei ist zu beachten, daß mit dem Spannungsteiler 14, der einen Multiplexer umfaßt, sowohl die Spannung verändert werden kann, mit der die Kondensatoren aufgeladen werden, als auch die Taktperiode verändert werden kann.

25

Figur 8 zeigt ein Schieberegister, welches vom Taktgenerator 9 umfaßt ist. Das Schieberegister umfaßt vier Registerzellen 46, 47, 48, 49, welche ringförmig miteinander verschaltet und

jeweils mit dem Ausgangssignal des Komparators 7 getaktet sind. Je Taktperiode sind vier Taktphasen vorgesehen. Jede Taktphase beginnt mit einem Schaltpuls des Komparators 7. In einem Initialisierungszustand sind die Registerzellen 46 und 47 mit einer logischen 1 vorgeladen und die Registerzellen 48 und 49 mit einer logischen 0 vorgeladen. Der Anfangszustand des Schieberegisters ist folglich 1100. Der interne Zustand des Schieberegisters ändert sich mit jedem Puls auf dem COMP-Signal des Komparators.

Die Zustandsfolge des Schieberegisters ist folglich:

1100

0110

0011

1001

1100 etc.

Die internen Zustände des Schieberegisters 46, 47, 48, 49 erzeugen vier Hilfssignale, mit denen das periodische Rechtecksignal OSC1 am Ausgang des Taktgenerators 9 zusammengesetzt wird. Die weiteren Ausgangssignale OSC2 und OSC3 erhält man durch Division des Ausgangssignals OSC1 durch 2 bzw. durch 32. Figur 9 zeigt beispielhaft die Taktverläufe der Ausgangssignale OSC1 und OSC2.

Wichtig ist zu beachten, daß alle Hilfssignale zur Steuerung der vier Phasen einer Taktperiode aus den internen Zuständen des Schieberegisters 46, 47, 48, 49 von Figur 8 durch logische Verknüpfungen erzeugt werden.

Figur 10 zeigt anhand eines Schaltplans ein Beispiel eines positiven, flankengetriggerten Registers anhand eines D-Flip-Flops mit Master-Slave-Struktur.

Figur 11 zeigt zum besseren Verständnis der Wirkungsweise der Schaltungen von Figuren 1 bis 4 die Zeitverläufe ausgewählter Signale. Die Schaltsignale CHG1 und CHG2 dienen zum Steuern

der Schalter 30 und 31 im Integrator 1 von Figur 3 und werden vom Taktgenerator 9 bereitgestellt. Die Signale PRE1 und PRE2 dienen zum Schalten der Entladeschalter 33 und 34. Die Schaltsignale CAL1 und CAL2 dienen zum Steuern der Abtast-
5 schalter 40 und 41 im Referenzgenerator 8. CAP1 und CAP2 bezeichnen die Kondensatorspannungen an den Ausgängen 5, 6 des Integrators 1. VCAP bezeichnet den Spannungsverlauf am Ausgang 4 des Integrators 1, wobei jeweils die Aufladephasen der Kondensatoren C1, C2 an den Ausgang geschaltet werden. VTH
10 zeigt den Signalverlauf der Referenzschwelle, die der Referenzgenerator 8 abgibt. Das Ausgangssignal COMP zeigt zu Beginn jeder der vier Phasen einer Taktperiode des Oszillators einen Impuls. OSC bezeichnet das Ausgangssignal OSC1 des Taktgenerators 9. Man erkennt, daß eine Taktperiode des RC-
15 Oszillators gerade vier Taktphasen umfaßt.

Als Eingangssignale des vorgeschlagenen, integrierten RC-Oszillators sind beispielhaft ein Power-On-Reset Signal, ein Abtast-Signal für 5 Programmierbits sowie die 5 Programmier-
20 bits zum Vorbestimmen der gewünschten Ausgangsfrequenz vorgesehen. Ausgangssignale sind drei Taktfrequenzen, vier n-Typ- und zwei p-Typ-Ströme. Außerdem ist ein Anschluß-Pin zum Verbinden mit einem externen Widerstand vorgesehen, der zum Bereitstellen des temperaturunabhängigen Stroms dient.

25

Selbstverständlich liegt es im Rahmen der Erfindung, auch andere als die gezeigten Ausführungsformen der Oszillatorschaltung zu verwenden.

Bezugszeichenliste

	1	Integrator
	2	Ladestromeingang
5	3	Entladestromeingang
	4	Ausgang
	5	Hilfsausgang
	6	Hilfsausgang
	7	Komparator
10	8	Referenzgenerator
	9	Taktgenerator
	10	Ausgang
	11	Ausgang
	12	Ausgang
15	13	Steuerbus
	14	Spannungsteiler
	15	Eingang
	16	Widerstand
	17	Widerstand
20	18	Versorgungspotentialanschluß
	19	Operationsverstärker
	20	Bezugspotentialanschluß
	21	Transistor
	22	Widerstand
25	23 bis 29	Stromspiegel
	30	Schalter
	31	Schalter
	32	Stromspiegel
	33 bis 36	Schalter
30	37	Differenzverstärker
	38 bis 45	Schalter
	46 bis 49	Registerzelle

Patentansprüche

1. RC-Oszillatorschaltung, umfassend

- einen Stromgenerator zur Erzeugung eines Ladestroms (IPOSCL),
- einen Integrator (1) mit einem Eingang (2), der mit dem Stromgenerator gekoppelt ist und mit einem Ausgang (4),
- einen Vergleicher (7) mit einem ersten Eingang, der mit dem Ausgang (4) des Integrators (1) verbunden ist und mit einem zweiten Eingang zum Zuführen einer Referenzschwelle (VTH),
- einen Taktgenerator (9), der mit einem Ausgang des Vergleichers (7) verbunden ist, und
- einen Referenzgenerator (8), ausgelegt zur Erzeugung der Referenzschwelle (VTH) in Abhängigkeit von einer Versorgungsspannung der RC-Oszillatorschaltung.

2. RC-Oszillatorschaltung nach Anspruch 1, dadurch gekennzeichnet, daß der Integrator (1) zumindest eine Kapazität (C1) umfaßt.

3. RC-Oszillatorschaltung nach Anspruch 2, dadurch gekennzeichnet, daß der Integrator (1) eine Entladevorrichtung (32, 33) umfaßt zum Entladen der zumindest einen Kapazität (C1).

4. RC-Oszillatorschaltung nach Anspruch 2 oder 3, dadurch gekennzeichnet, daß der Integrator (1) zwei Kapazitäten (C1, C2) umfaßt, welche abwechselnd auf- und entladen werden.

5. RC-Oszillatorschaltung nach einem der Ansprüche 2 bis 4, dadurch gekennzeichnet, daß der Referenzgenerator (8) mit dem Integrator (1) gekoppelt ist, derart, daß die Referenzschwelle (VTH) in Abhängigkeit von der Spannung (CAP1) über der zumindest einen Kapazität (C1) erzeugt wird.

6. RC-Oszillatorschaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der Referenzgenerator (8) einen integrierenden Verstärker (37) aufweist mit einem Eingang, der mit dem Integrator (1) gekoppelt ist und mit einem Ausgang zum Abgeben der Referenzschwelle (VTH) in Abhängigkeit von der integrierten Spannung über der zumindest einen Kapazität (C1).
7. RC-Oszillatorschaltung nach Anspruch 6, dadurch gekennzeichnet, daß der Referenzgenerator (8) einen Differenzverstärker (37) umfaßt, der so ausgelegt ist, daß die Referenzschwelle (VTH) an seinem Ausgang in Abhängigkeit von der Differenz einer von der Versorgungsspannung abgeleiteten Spannung (VTH2) und der Spannung (CAP1) über der zumindest einen Kapazität (C1) abgegeben wird.
8. RC-Oszillatorschaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Stromgenerator einen Spannungsteiler (16, 17) umfaßt mit einem Eingang, der mit Versorgungspotentialanschluß (18) verbunden ist und mit einem Ausgang, der mit einem Spannungs-/Strom-Umsetzer (19, 21, 22) verbunden ist.
9. RC-Oszillatorschaltung nach Anspruch 8, dadurch gekennzeichnet, daß der Spannungs-/Strom-Umsetzer (19, 21, 22) einen Widerstand (22) umfaßt.
10. RC-Oszillatorschaltung nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß der Stromgenerator (16, 17, 19, 21, 22) mit dem Integrator (1) über zumindest einen Stromspiegel (23) gekoppelt ist.

Zusammenfassung

RC-Oszillatorschaltung

- 5 Es ist eine RC-Oszillatorschaltung angegeben, bei der ein Laststrom (IPOSCL) in einem Integrator (1) aufintegriert wird. Eine Ausgangsspannung (VCAP) des Integrators wird mit einer Referenzschwelle (VTH) in einem Komparator (7) verglichen. Abhängig vom Vergleich wird in einem Taktgenerator (9) ein
- 10 periodisches Signal erzeugt. Weiterhin ist ein Referenzgenerator (8) vorgesehen, der die Referenzschwelle (VTH) in Abhängigkeit von der Temperatur und der Versorgungsspannung der gesamten Schaltung erzeugt. Damit wird die Frequenzabhängigkeit des Oszillators von Schwankungen der Versorgungsspannung
- 15 weitgehend kompensiert.

Figur 1

115

Fig. 1

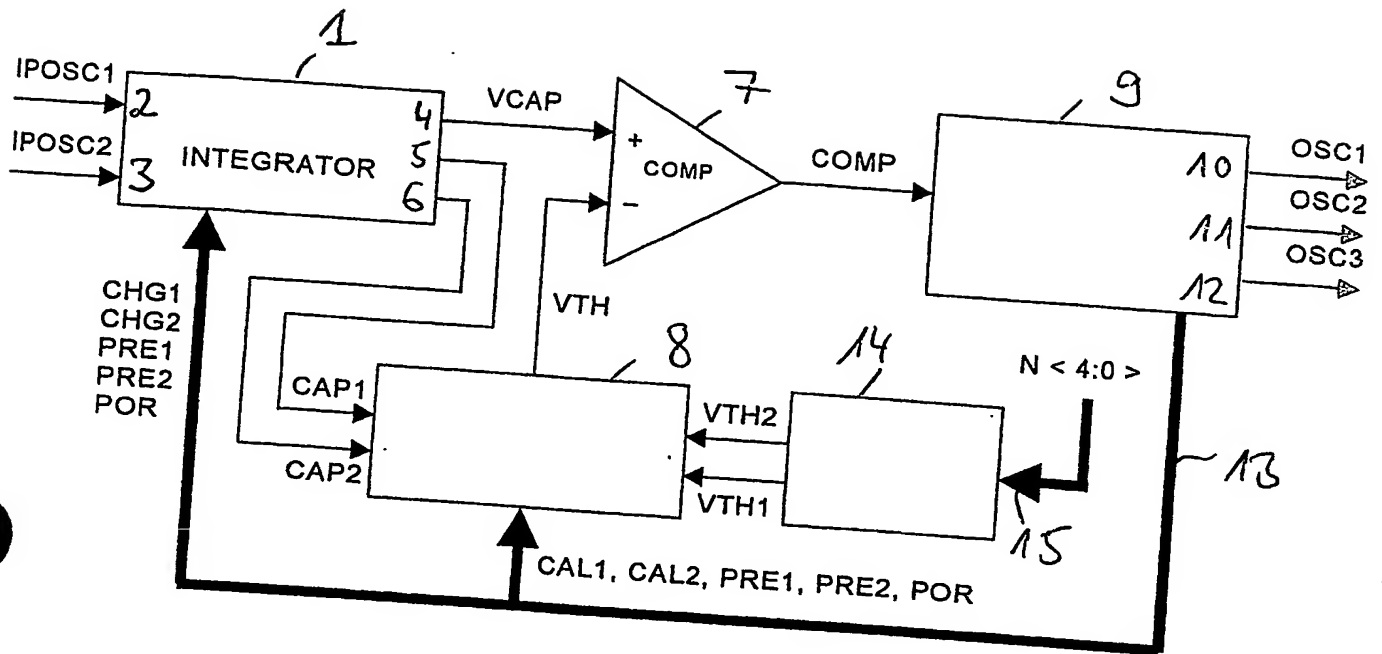
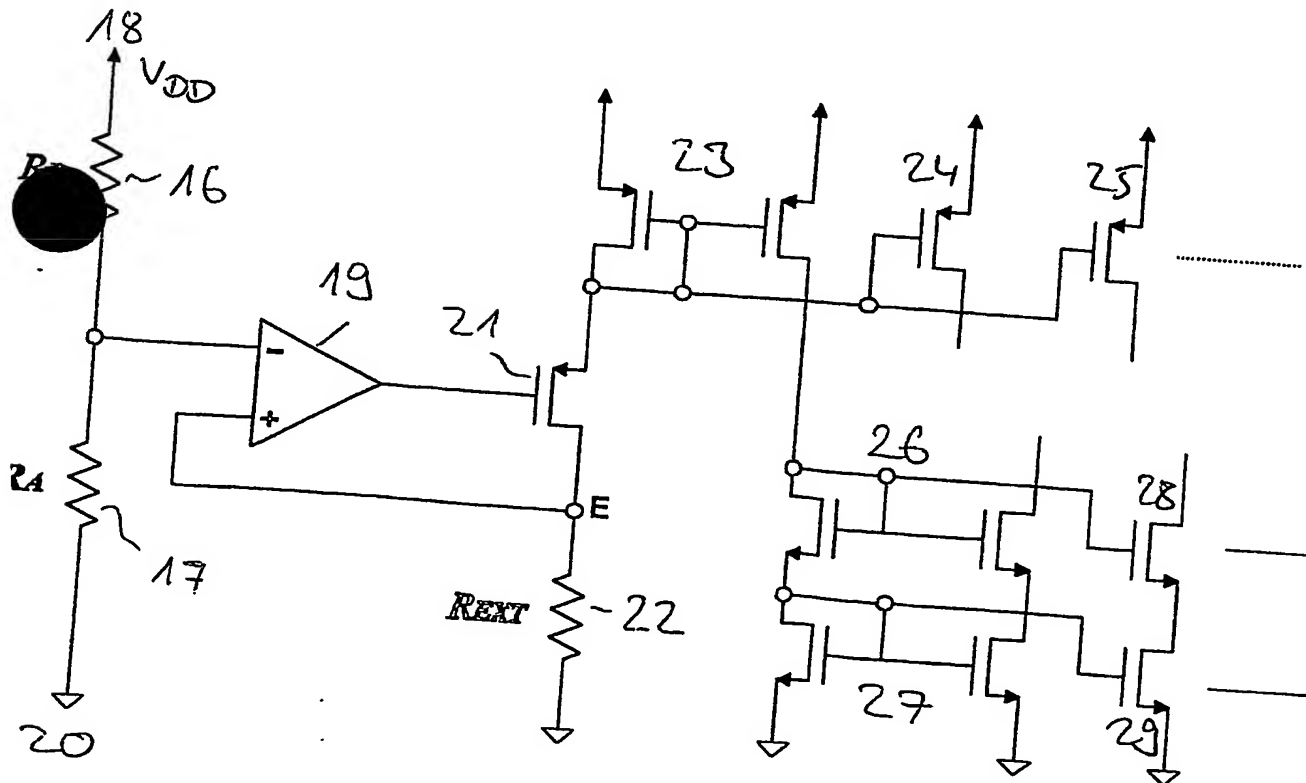


Fig. 2



[illegible][illegible]

Fig. 5

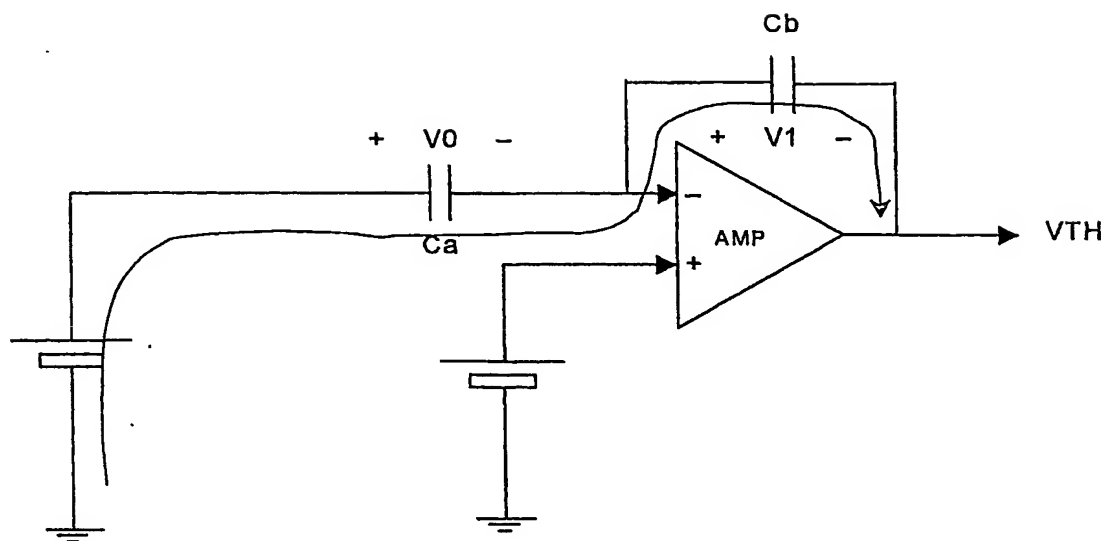


Fig. 6

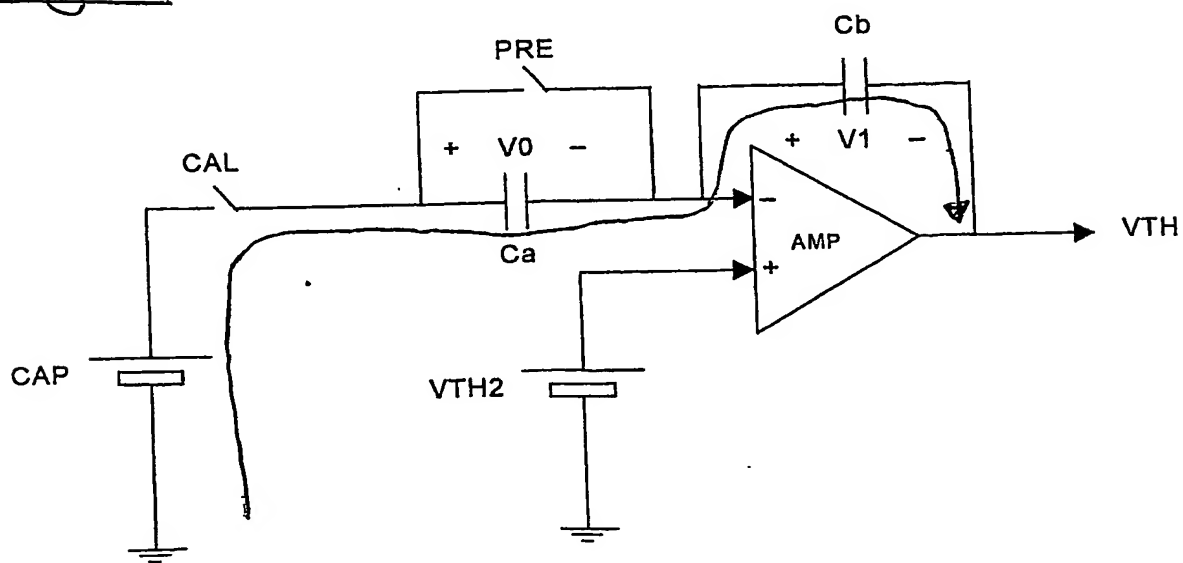


Fig. 7

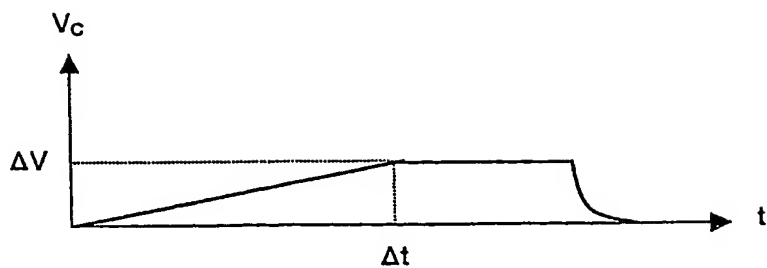


Fig. 8

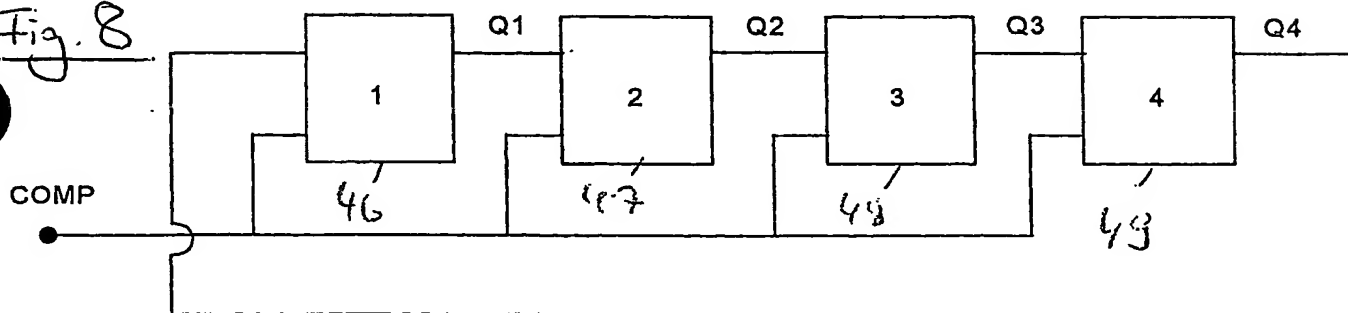


Fig. 9

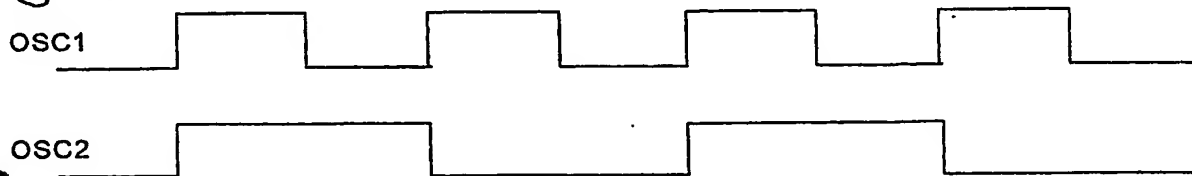
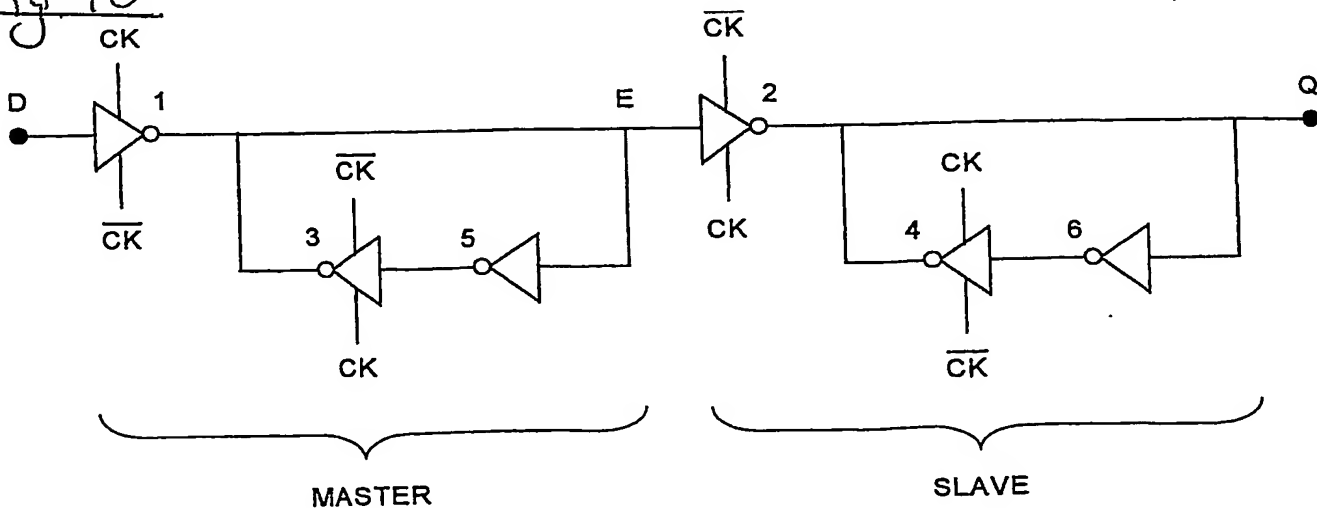


Fig. 10



2003,0642

5/5

Fig. 11

